

ЭНЕРГОНЕЗАВИСИМОЕ СТАТИЧЕСКОЕ ОПЕРАТИВНОЕ ЗАПОМИНАЮЩЕЕ УСТРОЙСТВО (nvSRAM) 32 КБИТ (4Кx8)

ОСНОВНЫЕ ХАРАКТЕРИСТИКИ

Микросхема предназначена для многократной записи, долговременного хранения и многократного считывания информации.

Информационная емкость, бит	32К (4Кx8)
Время выбора адреса, нс	25
Время выбора, нс	25
Время записи, нс.....	25
Время программирования, мс.....	10
Количество циклов перезаписи	10 ⁵
Время сохранности информации, лет	не менее 10
Напряжение питания, В	+5±10%
Температурный диапазон, °С.....	от -60 до +125
Тип корпуса.....	4119.28-6

Микросхема изготавливается по КМОП технологии и имеет TTL-совместимые входы и выходы.

ФУНКЦИОНИРОВАНИЕ МИКРОСХЕМЫ

Для хранения одного бита информации в накопителе используется две ячейки – ячейка памяти статического ОЗУ и ячейка энергонезависимого элемента памяти.

Операции записи и чтения данных осуществляется с ячейками ОЗУ в соответствии с таблицей:

\overline{CE}	\overline{WE}	\overline{OE}	\overline{HSB}	Режим
0	1	0	1	Чтение
0	0	X	1	Запись
1	X	X	X	Шина Q в «третьем» состоянии

X - произвольное значение сигнала (0 или 1).

В микросхеме реализован механизм сохранения данных (операция STORE) и восстановления данных (операция RECALL).

При сохранении данных (программировании) вся информация из ячеек ОЗУ переписывается в энергонезависимые ячейки, а при восстановлении – из энергонезависимых ячеек в ячейки ОЗУ.

Выполнение операции STORE инициируется в следующих случаях:

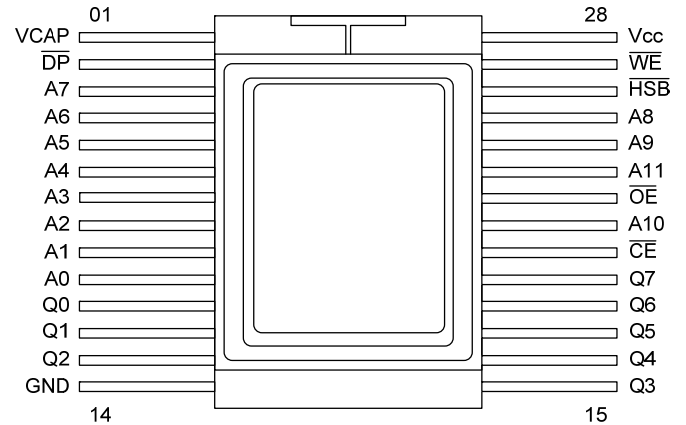
- при снижении напряжения питания V_{CC} ниже порогового напряжения V_{SWITCH} (Automatic STORE);
- при выполнении последовательного чтения данных по фиксированным адресам (Software STORE);
- при подаче на вывод \overline{HSB} сигнала логического нуля (Hardware STORE).

Выполнение операции RECALL инициируется в следующих случаях:

- при повышении напряжения питания V_{CC} выше порогового напряжения V_{SWITCH} (Automatic RECALL);
- при выполнении последовательного чтения данных по фиксированным адресам (Software RECALL).

НАЗНАЧЕНИЕ ВЫВОДОВ

Обозначение	Назначение выводов
A	Входная шина адреса
Q	Двухнаправленная шина данных
\overline{CE}	Вход сигнала выбора микросхемы
\overline{WE}	Вход сигнала разрешения записи
\overline{OE}	Вход сигнала разрешения выдачи данных
\overline{HSB}	Вход сигнала аппаратного сохранения данных / выход сигнала занятости микросхемы
\overline{DP}	Вход сигнала защиты данных от перезаписи
VCAP	Выход для подключения внешнего конденсатора



В микросхеме предусмотрена возможность запрета выполнения операции STORE (программирования) путем подачи сигнала логического нуля на вход \overline{DP} (Data Protection).

Операции STORE и RECALL

Операция	Условие выполнения операции
Automatic STORE	$V_{CC} < V_{SWITCH}$ ($V_{SWITCH} = 4,2 \text{ В}$)
Software STORE	Последовательное чтение по адресам 0x000, 0x555, 0xAAA, 0xFFFF, 0x0F0, 0xF0F
Hardware STORE	$\overline{HSB} = 0$
Automatic RECALL	$V_{CC} > V_{SWITCH}$ ($V_{SWITCH} = 4,2 \text{ В}$)
Software RECALL	Последовательное чтение по адресам 0x000, 0x555, 0xAAA, 0xFFFF, 0x0F0, 0xF0E

СТРУКТУРНАЯ СХЕМА

