

## ЦИФРОВОЙ ФИЛЬТР

### ОСНОВНЫЕ ХАРАКТЕРИСТИКИ

Микросхема предназначена для построения высокопроизводительных систем цифровой обработки сигналов.

Микросхема может быть эффективно использована для реализации как широкого круга задач цифровой фильтрации, так и других, близких по своей математической основе алгоритмов цифровой обработки сигналов.

Разрядность входных данных, бит.....12  
 Разрядность коэффициентов, бит.....12  
 Разрядность результата, бит.....27  
 Напряжение питания, В.....+5±10%  
 Температурный диапазон, °С.....от -60 до +125  
 Исполнение\*.....бескорпусное

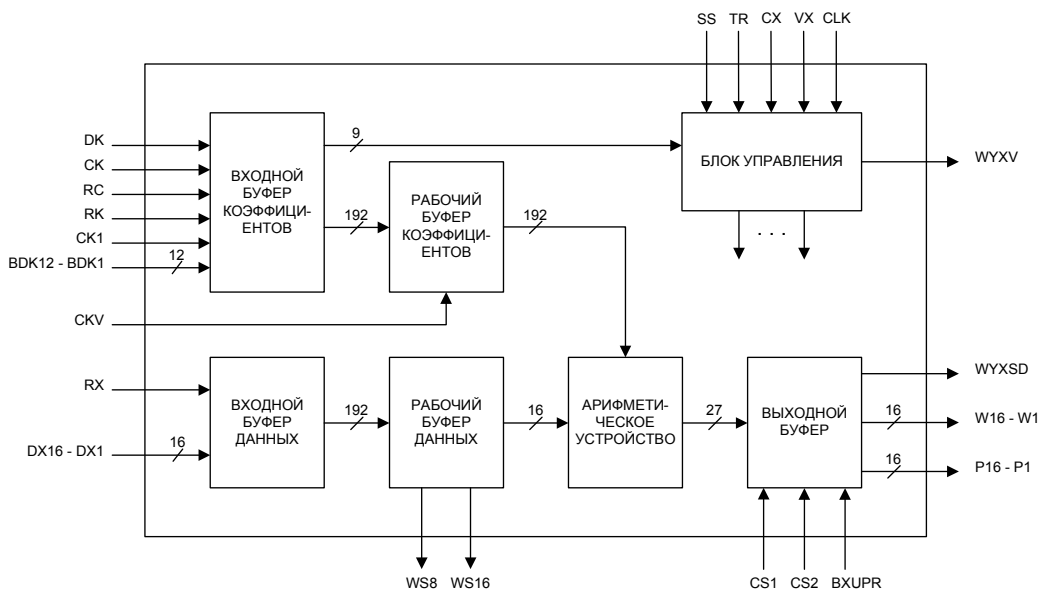
\* Возможна поставка микросхем в корпусном исполнении (тип корпуса – по согласованию с потребителем).

Микросхема изготавливается по КМОП технологии и имеет ТТЛ-совместимые входы и выходы.

### НАЗНАЧЕНИЕ ВЫВОДОВ

Обозначение	Назначение
DX	Входная шина данных
CX	Вход сигнала разрешения записи данных
RX	Вход сигнала сброса регистров буфера данных
BDK	Входная шина коэффициентов
СК	Вход синхросигнала записи коэффициентов и кода конфигурации
DK	Вход коэффициентов и кода конфигурации в последовательном коде
СК1	Вход синхросигнала записи коэффициентов
СКV	Вход сигнала записи коэффициентов в рабочий буфер
RK	Вход сигнала сброса регистров буфера коэффициентов
RC	Вход сигнала предустановки буфера коэффициентов
SS	Вход сигнала записи кода конфигурации
CLK	Вход основного синхросигнала
TR	Вход асинхронного сброса
VX	Вход сигнала инициализации вычислений
CS1	Вход сигнала разрешения выдачи результата на шину W
CS2	Вход сигнала разрешения выдачи результата на шину P
BXUPR	Вход сигнала разрешения выдачи результатов вычислений в последовательном коде
WYXV	Выход сигнала готовности результатов вычислений
W	Выходная шина старших разрядов результата
P	Выходная шина младших разрядов результата
WYXSD	Выход результата в последовательном коде
WS16	Второй выход буфера данных в последовательном коде
WS8	Первый выход буфера данных в последовательном коде

### СТРУКТУРНАЯ СХЕМА



## ОСНОВНЫЕ ОПЕРАЦИИ

Микросхема обеспечивает реализацию следующих операторов цифровой обработки сигналов:

- скалярное произведение двух векторов (весовое суммирование):

$$S = \sum_{k=0}^{15} X(k) \cdot C(k); \quad (1)$$

- шестнадцатиточечная свертка для одного потока входных данных

$$S(i) = \sum_{k=0}^{15} X(i-k) \cdot C(k); \quad (2)$$

- сумма двух восьмиточечных свертки для двух потоков входных данных

$$S(i) = \sum_{k=0}^7 X1(i-k) \cdot C(k) + \sum_{k=0}^7 X2(i-k) \cdot C(k+8). \quad (3)$$

В выражениях (1) – (3) обозначены:

S – результат вычислений;

X(k) – k-й элемент вектора входных данных;

C(k) – k-й элемент вектора коэффициентов.

### ЗАГРУЗКА КОДА КОНФИГУРАЦИИ

Код конфигурации представляет собой 9-разрядное командное слово, которое загружается перед началом работы в специальный регистр устройства управления (регистр конфигурации).

Код конфигурации определяет режимы загрузки коэффициентов и входных данных, выполняемую операцию, а также режимы выдачи и формат результата вычислений.

Код конфигурации загружается по входу DK поразрядно старшими разрядами вперед. Прием каждого бита кода конфигурации происходит по положительному фронту сигнала СК. После загрузки последнего (младшего) разряда по положительному фронту сигнала SS происходит фиксация кода конфигурации в регистре конфигурации.

### ЗАГРУЗКА КОЭФФИЦИЕНТОВ

Коэффициенты C(k) представлены 12-разрядным дополнительным кодом.

Цифровой фильтр обеспечивает два режима загрузки коэффициентов:

- в параллельном коде;
- в последовательном коде.

Загрузка коэффициентов в параллельном коде производится с использованием входной шины BDK под управлением сигналов СК и СК1.

Загрузка коэффициентов в последовательном коде осуществляется по входу DK старшими разрядами вперед. Прием каждого бита коэффициентов происходит по переднему фронту сигнала СК при наличии нулевого значения сигнала на входе RC. Для загрузки 16 коэффициентов требуется 192 импульса СК.

После загрузки коэффициентов во входной буфер, по сигналу СКV происходит их пересылка в регистры рабочего буфера. Далее загрузка нового массива коэффициентов может осуществляться независимо от процесса вычислений.

### ЗАГРУЗКА ВХОДНЫХ ДАННЫХ

Входные данные X(k) представлены 12-разрядным дополнительным кодом.

Входные данные загружаются по шине DX под управлением сигнала CLK при наличии единичного значения сигнала CX.

Возможны два режима загрузки:

- в параллельном коде;
- в последовательном коде.

При загрузке в параллельном коде отсчеты входных данных подаются на шину DX последовательно друг за другом. При этом используются двенадцать младших разрядов шины DX[12:1].

Порядок загрузки входных данных в последовательном коде определяется реализуемой операцией.

При вычислении скалярного произведения (выражение (1)) 16 отсчетов входных данных подаются на шину DX одновременно младшими разрядами вперед.

При вычислении операций свертки (выражения (2), (3)) отсчеты входных данных подаются последовательно друг за другом младшими разрядами вперед.

В этом случае при реализации операции (2) используется вход DX(1), а при реализации операции (3) – входы DX(1) и DX(2) (для первого и второго потоков данных соответственно).

### ВЫДАЧА РЕЗУЛЬТАТОВ

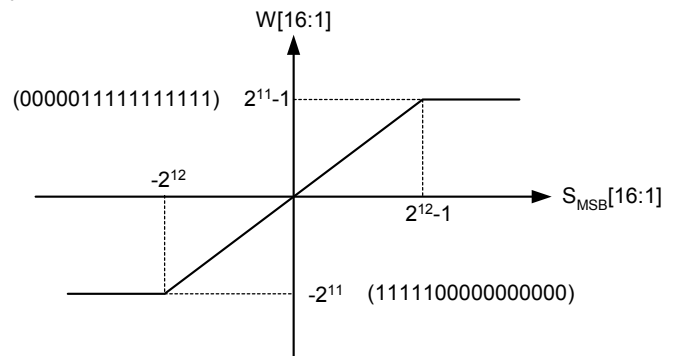
Результат вычислений S представлен 27-разрядным дополнительным кодом.

Результат делится на две части: старшую часть S<sub>MSB</sub> (16 старших разрядов) и младшую часть S<sub>LSB</sub> (11 младших разрядов).

На шину W выдается старшая часть результата S<sub>MSB</sub>.

Она может быть промасштабирована с коэффициентами 2, 4 и 8. При этом выполняется сдвиг соответственно на 1, 2 или 3 разряда вправо, а освободившиеся разряды заполняются старшим (знаковым) разрядом.

Кроме того, дополнительно может быть выполнено масштабирование с ограничением в соответствии с рисунком.



При этом на шину W будет выдаваться число:

$$W = \begin{cases} [(S_{MSB} + 1) / 2], & \text{если } 2^{-12} < S_{MSB} < 2^{12} - 1; \\ 2^{-11} & , \text{ если } S_{MSB} \leq 2^{-12}; \\ 2^{11} - 1 & , \text{ если } S_{MSB} \geq 2^{12} - 1; \end{cases}$$

где S<sub>MSB</sub> – старшая часть результата.

На шину P выдается младшая часть результата S<sub>LSB</sub> (биты 11:1) и знак (биты 16:12).

При выдаче результатов вычислений в последовательном коде на выход WYXSD поступают 11 младших разрядов кода, выдаваемого на выход W, и знаковый разряд результата, т.е. разряды W[16,11:1].

Выдача результата в последовательном коде выполняется младшими разрядами вперед.