

ЧАСТОТНО-ФАЗОВЫЙ ДЕТЕКТОР

ОСНОВНЫЕ ХАРАКТЕРИСТИКИ

Максимальная частота входного сигнала, МГц.....500
 Амплитуда входного сигнала, мВ.....не менее 100
 Тип входного сигнала.....парафазный
 Тип выходного сигнала.....парафазный
 Выходной ток, мА
 выходы UP, NUP, DN, NDN.....10
 выход CP.....0,75
 Ток потребления, мА.....не более 200
 Напряжение питания, В+5±10%
 Температурный диапазон, °С.....от -60 до +125
 Тип корпуса.....H04.16-1B
 Технологический процессбиполярный

Микросхема предназначена для измерения рассогласования фаз между сигналами генератора, управляемого напряжением (ГУН), и генератора опорной частоты и может быть использована для построения синтезаторов с петлей фазовой автоподстройки частоты (ФАПЧ).

Микросхема имеет два типа выходов:

- цифровые дифференциальные выходы UP, NUP и DN, NDN;
- токовый выход CP (Charge Pump).

Наличие токового выхода позволяет исключить внешний операционный усилитель при реализации фильтра сигнала управления ГУН.

В случае, когда сигнал ГУН опережает по фазе сигнал опорной частоты на дифференциальных выходах UP и NUP формируются импульсы напряжения, а на выходе CP – импульсы положительного (вытекающего) тока, длительность которых пропорциональна величине рассогласования фаз.

Если сигнал ГУН отстает по фазе от сигнала опорной частоты импульсы напряжения будут сформированы на дифференциальных выходах DN и NDN, а на выходе CP – импульсы отрицательного (втекающего) тока.

Указанные направления импульсов выходного тока соответствуют значению сигнала CP_POLAR = 0. При значении CP_POLAR = 1 направления выходного тока меняются на противоположные.

При равенстве фаз сигналов ГУН и опорной частоты сигналы рассогласования на цифровых дифференциальных выходах UP, NUP, DN, NDN и токовом выходе CP будут отсутствовать. При этом на выходе LD (Lock Detect) будет сформирован сигнал готовности высокого уровня (LD = 1), который будет сигнализировать о настройке петли ФАПЧ.

Выходные буферы выполнены по схеме с открытым коллектором и обеспечивают выходной ток до 10 мА.

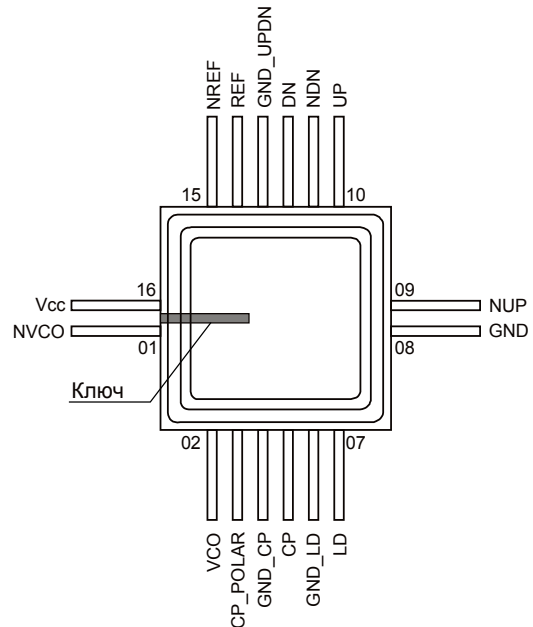
Выходные буферы, формирователь токового выхода и формирователь сигнала готовности имеют отдельные общие выводы GND_UPDN, GND_CP и GND_LD, с помощью которых указанные блоки микросхемы могут быть отключены. Для этого соответствующий общий вывод необходимо оставить свободным (неподключенным).

Это позволяет существенно снизить ток потребления микросхемы в случае, когда отдельные выходные сигналы (и соответствующие блоки) не используются.

Для подключения указанных блоков соответствующий общий вывод необходимо соединить с общим выводом микросхемы GND.

НАЗНАЧЕНИЕ ВЫВОДОВ

Обозначение	Назначение выводов
VCO	Вход сигнала ГУН прямой
NVCO	Вход сигнала ГУН инверсный
REF	Вход сигнала опорной частоты прямой
NREF	Вход сигнала опорной частоты инверсный
CP_POLAR	Вход сигнала управления полярностью выходного тока
UP	Выход сигнала «вверх» прямой
NUP	Выход сигнала «вверх» инверсный
DN	Выход сигнала «вниз» прямой
NDN	Выход сигнала «вниз» инверсный
CP	Токовый выход (Charge Pump)
LD	Выход сигнала готовности (Lock Detect)
GND_UPDN	Общий вывод выходных буферов
GND_CP	Общий вывод формирователя токового выхода
GND_LD	Общий вывод формирователя сигнала готовности



СТРУКТУРНАЯ СХЕМА

